

530,895

(12)特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2004 年 6 月 3 日 (03.06.2004)

PCT

(10) 国際公開番号
WO 2004/047177 A1

(51) 国際特許分類: H01L 27/14, H04N 5/335, H01L 23/12

(21) 国際出願番号: PCT/JP2003/014516

(22) 国際出願日: 2003 年 11 月 14 日 (14.11.2003)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:
特願 2002-334585
2002 年 11 月 19 日 (19.11.2002) JP

(71) 出願人 (米国を除く全ての指定国について): 三洋電機株式会社 (SANYO ELECTRIC CO.,LTD.) [JP/JP];

〒570-8677 大阪府 守口市京阪本通 2 丁目 5 番 5 号 Osaka (JP).

(72) 発明者; および

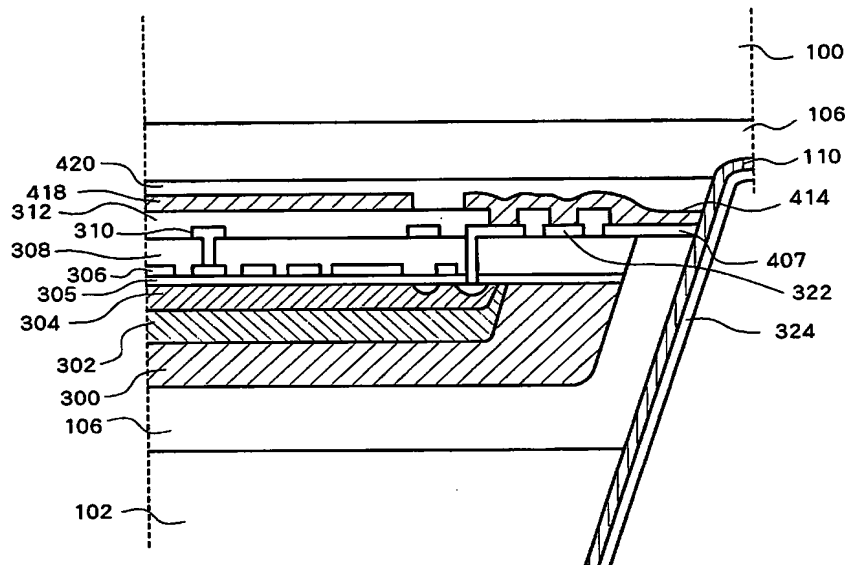
(75) 発明者/出願人 (米国についてのみ): 岡田 吉弘 (OKADA, Yoshihiro) [JP/JP]; 〒570-8677 大阪府 守口市京阪本通 2 丁目 5 番 5 号 三洋電機株式会社内 Osaka (JP). 大郷 尚彦 (OGO, Takahiko) [JP/JP]; 〒570-8677 大阪府 守口市京阪本通 2 丁目 5 番 5 号 三洋電機株式会社内 Osaka (JP). 佐々木 薫 (SASAKI, Kaoru) [JP/JP]; 〒570-8677 大阪府 守口市京阪本通 2 丁目 5 番 5 号 三洋電機株式会社内 Osaka (JP).

(74) 代理人: 吉田 研二, 外 (YOSHIDA, Kenji et al.); 〒180-0004 東京都 武蔵野市吉祥寺本町 1 丁目 3 4 番 1 2 号 Tokyo (JP).

[続葉有]

(54) Title: SEMICONDUCTOR INTEGRATED DEVICE AND METHOD FOR MANUFACTURING SAME

(54) 発明の名称: 半導体集積装置及びその製造方法



(57) Abstract: A semiconductor integrated device comprises a light-shielding film which shields light from at least a part of a transfer portion of a solid-state imager, a first wiring, a second wiring and a sealing member for sealing the solid-state imager. The first wiring is formed in the same layer wherein the light-shielding film is disposed, and its one end is connected to a pad electrode while the other end extends to a side of a semiconductor substrate. The second wiring is so arranged as to detour around the lateral surface of the semiconductor substrate and connected to the first wiring.

(57) 要約: 固体撮像素子の転送部の少なくとも一部を遮光する遮光膜と、遮光膜と同一層に形成され、一端がパッド電極に接続されると共に、他端が半導体基板の側辺まで延在する第 1 の配線と、半導体基板の側面を迂回して配置され、第 1 の配線と接続される第 2 の配

[続葉有]

WO 2004/047177 A1



(81) 指定国 (国内): CN, KR, US.

添付公開書類:

— 国際調査報告書

2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

明 細 書

半導体集積装置及びその製造方法

技術分野

本発明は、固体撮像素子をパッケージングした半導体集積装置及びその製造方法に関する。

背景技術

近年、固体撮像素子のチップサイズを小型化するために、チップサイズパッケージが広く用いられるようになっている。

ここでは、先ず、固体撮像素子について説明する。図10は、固体撮像素子の構造を示す平面図である。

固体撮像素子は、例えば、フレーム転送型の場合、基本的に受光部200、蓄積部202、水平転送部204、出力部206及び出力アンプ208から構成される。受光部200は、複数の受光画素が行列配置され、光を受けて発生する情報電荷を各受光画素に蓄積する。蓄積部202は、受光部200の受光画素数に応じた複数の蓄積画素が配置され、受光部200に蓄積された1画面分の情報電荷を取り込んで一時的に蓄積する。水平転送部204は、蓄積部202から情報電荷を1ライン単位で取り込み、1画素ずつ水平転送する。出力部206は、水平転送部204から転送する情報電荷を1画素単位で電圧値に変換して出力する。出力アンプ208は、出力部206から出力される電圧値を増幅して画像信号として出力する。

このような構造の固体撮像素子は、半導体基板表面に拡散層や基板上に電極を配置して受光部200、蓄積部202、水平転送部204、出力部206及び出力アンプ208を形成し、最後に、光を遮断する遮光膜を受光部200以外の部分（図中のハッチング領域）に配置する。

続いて、固体撮像素子にチップサイズパッケージングを適用した半導体集積装置について説明する。図11は、図10のX-Xに対応する位置で切断した半導

体集積装置の断面図である。

N型半導体基板 300 の表面に P 型拡散層 302 が形成され、この P 型拡散層 302 内に N 型拡散層 304 が形成される。N 型拡散層 304 内に高濃度の P 型不純物が部分的に注入されてチャネルストッパ（図示せず）が形成される。そして、半導体基板 300 の上に絶縁膜 305 を介して転送電極 306 が形成され、固体撮像素子が形成される。

転送電極 306 上には、絶縁膜 308 が積層され、この絶縁膜 308 上に電圧供給線 310 及びパッド電極 322 が形成される。これら電圧供給線 310 及びパッド電極 322 は、絶縁膜 308 中に形成されるコンタクトを介して転送電極 306 と電氣的に接続される。さらに、電圧供給線 310 及びパッド電極上に絶縁膜 312 が積層され、絶縁膜 312 上に内部配線 314 が形成される。この内部配線 314 は、その断面で、パッケージの側面に沿って配置される外部配線 110 と接続される。内部配線 314 上には、絶縁膜 316 が積層され、この絶縁膜 316 上の蓄積部 202、水平転送部 204 及び出力部 206 を覆う領域に遮光膜 318 が配置される。そして、遮光膜 318 及び絶縁膜 316 を覆うように表面保護膜 320 が配置される。

発明の開示

素子の内部配線 314 と外部配線 110 との接続箇所の接触抵抗は十分に低く保つ必要がある。通常、電圧供給線 310 の膜厚は $1\ \mu\text{m}$ 程度であって、外部配線 110 と直接接続するには膜厚が不十分であるため、さらに厚い膜厚を有する内部配線 314 を設ける必要があった。

このとき、内部配線 314 を形成する工程が別途必要とされるため、固体撮像素子の製造のスループットが低下し、製造コストの上昇を招く問題を生じていた。

また、内部配線 314 の端部は素子外部から腐食され易く、腐食された場合に外部配線 110 との接続強度が低下する問題があった。

本発明は、上記従来技術の問題を鑑み、上記課題の少なくとも 1 つを解決すべく、素子の特性を損なうことなく、簡易に形成することができる半導体集積装置

及びその製造方法を提供することを目的とする。

本発明は、光を受けて情報電荷を発生する受光部及び前記受光部に蓄積した情報電荷を転送する転送部を半導体基板に有し、前記半導体基板の一辺に沿って配置されるパッド電極を介して電圧が供給される固体撮像素子と、前記半導体基板に形成され、前記転送部の少なくとも一部を遮光する遮光膜と、前記遮光膜と同一層に形成され、一端が前記パッド電極に接続されると共に、他端が前記半導体基板の側辺まで延在する第１の配線と、前記半導体基板の側面を迂回して配置され、前記第１の配線と接続される第２の配線と、前記固体撮像素子を封止する封止部材とを備えたことを特徴とする半導体集積装置である。

本発明の別の形態は、第１の配線の端部が固体撮像素子の側辺まで延在し、この第１の配線が前記固体撮像素子の側面を迂回して配置される第２の配線と接続される半導体集積装置の製造方法において、光を受けて情報電荷を発生する受光部及び前記受光部に蓄積された情報電荷を転送する転送部を形成して前記固体撮像素子を半導体基板に形成する第１の工程と、少なくとも前記転送部を遮光する遮光膜を前記半導体基板上に形成すると共に、前記遮光膜と同一層に前記第１の配線を形成する第２の工程と、前記第２の配線を形成して前記第１の配線と接続する第３の工程とを含むことを特徴とする。

本発明の別の形態は、内部配線の端部が固体撮像素子の側辺まで延在し、この内部配線が前記固体撮像素子の側面を迂回し配置される外部配線と接続される半導体集積装置の製造方法において、光を受けて情報電荷を発生する受光部及び前記受光部に蓄積された情報電荷を転送する転送部を形成して前記固体撮像素子を半導体基板に形成する第１の工程と、前記受光部及び前記転送部へ電圧を供給するパッド電極を形成すると共に、前記パッド電極と同一層に第１の内部配線を形成する第２の工程と、少なくとも前記転送部を遮光する遮光膜を前記半導体基板上に形成すると共に、前記遮光膜と同一層に前記第１の内部配線と重なる前記第２の内部配線を形成する第３の工程と、外部配線を形成して前記第１の内部配線及び第２の内部配線と接続する第４の工程とを含むことを特徴とする。

図面の簡単な説明

図 1 は、本発明の実施の形態における半導体集積装置の断面構造を示す図である。

図 2 A は、図 2 B は、本発明の実施の形態における半導体集積装置のパッケージ外観を示す斜視図である。

図 3 は、本発明の実施の形態における半導体集積装置の製造方法のフローチャートを示す図である。

図 4 は、本発明の実施の形態における半導体集積装置の製造工程を示す図である。

図 5 は、本発明の実施の形態における半導体集積装置の製造工程を示す図である。

図 6 は、本発明の実施の形態における半導体集積装置の製造工程を示す図である。

図 7 は、本発明の実施の形態における半導体集積装置の製造工程を示す図である。

図 8 は、本発明の実施の形態における半導体集積装置の製造工程を示す図である。

図 9 は、本発明の実施の形態における半導体集積装置の製造工程を示す図である。

図 10 は、従来の固体撮像素子の構成を示す平面図である。

図 11 は、従来の半導体集積装置の断面構造を示す図である。

発明を実施するための最良の形態

本発明の実施の形態を説明するにあたり、先ずは、固体撮像素子をパッケージングした半導体集積装置の基本的な構造を説明する。

図 2 A 及び図 2 B は、固体撮像素子にチップサイズパッケージを適用した半導体集積装置の一例を示す斜視図である。第 1 及び第 2 のガラス基板 100, 102 の間に固体撮像素子チップ 104 が樹脂膜 106 を介して封止されている。第 2 のガラス基板 102 の主面、即ち、装置の裏面側には、ボール状端子 108 が複数配置され、これらのボール状端子 108 が外部配線 110 を介して固体撮像

素子チップ１０４に接続される。複数の外部配線１１０には、固体撮像素子チップ１０４から配線が引き出されて接続されており、各ボール状端子１０８とのコンタクトが取られている。

続いて、本願発明の実施の形態を説明する。図１は、本願発明の実施の形態における半導体集積装置の断面構造を示す断面図である。図１においては、図１０のX-Xに対応する位置で切断した半導体集積装置の断面図であり、図２Ａ、図２Ｂ、図１０及び図１１に示すもの同一の構成には同じ符号が付してある。

N型半導体基板３００の表面にP型拡散層３０２が形成され、このP型拡散層３０２内にN型拡散層３０４が形成される。N型拡散層３０４内に高濃度のP型不純物が部分的に注入されてチャネルストップ（図示せず）が形成される。そして、半導体基板３００の上に絶縁膜３０５を介して転送電極３０６が配置される。

転送電極３０６上には、絶縁膜３０８が積層され、この絶縁膜３０８上に電圧供給線３１０及び第１の内部配線４０７が形成される。これら電圧供給線３１０及び第１の内部配線４０７は、同一層に形成され、このうち、第１の内部配線４０７がパッケージの外周側端部に形成される。

電圧供給線３１０、パッド電極３２２及び第１の内部配線４０７の上には、絶縁膜３１２を介して第２の内部配線４１４及び遮光膜４１８が配置される。第２の内部配線４１４は、所定の位置からパッケージ端部に亘って延在して形成され、パッケージの端部では第１の内部配線４０７と接続されるように形成される。そして、第２の内部配線４１４は、第１の内部配線４０７と重なる部分で外部配線１１０と接続される。遮光膜４１８は、蓄積部２０２、水平転送部２０４及び出力部２０６の領域を覆うように配置され、蓄積部２０２、水平転送部２０４及び出力部２０６に光が入射するのを防止する。遮光膜４１８及び第２の内部配線４１４の上には、絶縁膜４２０が積層され、さらに、その上に樹脂膜１０６を介して第１のガラス基板１００が配置される。

このような構成によれば、外部配線１１０と内部配線との接触面積が、従来と比べて大きくなるため、外部配線１１０と内部配線との接続強度を向上させることができる。また、内部配線の一部を構成する第２の内部配線４１４を遮光膜４

1 8 と同一層に形成しているため、遮光膜 4 1 8 の形成工程を利用して第 2 の内部配線 4 1 4 を同時に形成することができる。このため、製造工程の増加を招くことなく、外部配線 1 1 0 と内部配線との接続強度を向上させることができる。

なお、電圧供給線 3 1 0、パッド電極 3 2 2 及び遮光膜 4 1 8 の材料は、銀、金、銅、アルミニウム、ニッケル、チタン、タンタル、タングステン等の半導体素子に対して一般的に用いられる材料を主材料とすることができる。電氣的抵抗値や材料の加工性を考慮した場合にはアルミニウムを用いることが好適である。また、第 1 の内部配線 4 0 7 及び第 2 の内部配線 4 1 4 は、その端部が素子外部からの腐食を受け易く、その腐食を避けるために銅を 0.1 原子%以上 20 原子%以下の範囲で含むアルミニウムを用いることがより好適である。

電圧供給線 3 1 0 及びパッド電極 3 2 2 の膜厚は、電極の最小加工線幅を小さく維持し、かつ電気抵抗値を十分低く維持する必要があるため、アルミニウムを主材料とした場合には 0.5 μ m 以上 2 μ m 以下にすることが好ましい。さらに、0.5 μ m 以上 1 μ m 以下にすることがより好ましい。

一方、遮光膜 4 1 8 の膜厚は、最小加工線幅をそれほど小さくする必要がなく、不要な光を十分に遮断する必要があるため、電圧供給配線層よりも厚くすることができる。製造工程のスループットを考慮すると、アルミニウムを主材料とした場合には 1.5 μ m 以上 8 μ m 以下とすることが好ましい。さらに、2 μ m 以上 8 μ m 以下とすることがより好ましい。

すなわち、外部配線との接続箇所となる第 1 の内部配線 4 0 7 と第 2 の内部配線 4 1 4 との合計膜厚は少なくとも 2 μ m 以上 10 μ m 以下とすることが好適であり、これによって固体撮像素子の側面において外部配線 1 1 0 と接続した場合の接触抵抗を従来の内部配線 3 1 4 と同程度に低く維持しながら、接続強度を向上することができる。

図 3 は、本願発明の半導体集積装置の製造方法を説明するフローチャートであり、図 4～図 9 は、各製造工程に対応した半導体集積装置の断面図である。

ステップ S 1 0 においては、センサ部である受光部 2 0 0、蓄積部 2 0 2、水平転送部 2 0 4 及び出力部 2 0 6 を形成する。まず、ウェハ状態の N 型半導体基板 3 0 0 a の表面に P 型の不純物イオンを注入して拡散し、P 型半導体領域 3 0

2を形成する。次に、P型半導体領域302内にN型の不純物イオンを注入して拡散し、N型半導体領域304を形成する。次に、半導体基板300a上に、スパッタリング、化学気相成長法等の成膜技術及びフォトリソグラフィ技術を適宜組み合わせて、絶縁膜305及び転送電極306を形成する。そして、半導体領域304内にP型の不純物イオンを高濃度で部分的に注入してチャネルストップ（図示せず）を形成し、図4に示す状態となる。

ステップS12においては、図5に示すように、センサ部の周辺領域に出力アンプ208の周辺回路を形成する。周辺回路の形成は、従来のトランジスタ形成工程と同様に行うことができる。

例えば、熱拡散やイオン注入等のドーピング技術を用いてソース領域及びドレイン領域を形成し、熱酸化によってゲート絶縁膜となる熱酸化膜を形成する。そして、フォトリソグラフィ技術と化学気相成長又はスパッタリング等の成膜技術を組み合わせてソース電極（図示しない）、ドレイン電極（図示しない）及びゲート電極となるポリシリコン層又は金属膜を成膜する。

ステップS14においては、図6に示すように、電圧供給線310及び第1の内部配線407を形成する。外部からの供給電圧を伝達する電圧供給線310となる金属層を成膜する。同時に、金属層を利用して第1の内部配線407も形成する。

具体的には、電圧供給線310及び第1の内部配線407が形成された半導体基板300a上に層間絶縁膜308を形成し、次にフォトリソグラフィ技術等を用いて層間絶縁膜308の必要な箇所には開口孔を設け、スパッタリングや化学気相成長等の成膜技術を用いて金属層を成膜する。そして、金属層をパターンニングして電圧供給線310及び第1の内部配線407を形成する。

例えば、アルミニウムのスパッタリングによって金属層を成膜することができる。このとき、0.1原子%以上20原子%以下の銅を含むアルミニウムをターゲットとして用いることで、腐食耐性の高い電圧供給線310及び第1の内部配線407を成膜することができる。

また、蒸着を用いても電圧供給線310及び第1の内部配線407を成膜することができる。このとき、0.1原子%以上20原子%以下の銅を含むアルミニ

ウムを原料として用いることで、腐食耐性の高い電圧供給線 3 1 0 及び第 1 の内部配線 4 0 7 を成膜することができる。

さらに、化学気相成長を用いても電圧供給線 3 1 0 及び第 1 の内部配線 4 0 7 を成膜することができる。このとき、アルミニウムを含む有機ガスと銅を含む有機ガスの混合割合を調整することによって、0.1 原子%以上 20 原子%以下の銅を含む腐食耐性の高いアルミニウムを成膜することができる。

ステップ S 1 6 においては、図 7 に示すように、遮光膜 4 1 8 及び第 2 の内部配線 4 1 4 を形成する。

まず、層間絶縁膜 3 1 2 を形成する。次に、フォトリソグラフィ技術等を用いてセンサ部及び周辺回路上に必要な箇所に開口孔を設け、スパッタリングや化学気相成長等の蒸着技術を用いて金属層を成膜する。そして、金属層をパターンニングして第 2 の内部配線 4 1 4 及び遮光膜 4 1 8 を形成する。

このとき、電圧供給線 3 1 0 と同様にスパッタリング、蒸着又は化学気相成長を用いて金属層を成膜し、0.1 原子%以上 20 原子%以下の銅を含む腐食耐性の高いアルミニウムを成膜することが好適である。

ステップ S 2 0 においては、図 8 に示すように、樹脂膜 1 0 6 によって第 1 及び第 2 のガラス基板 1 0 0, 1 0 2 を接着する。このステップ S 2 0 の工程では、例えば、一般的にはエポキシ樹脂を用いてガラス板が接着される。

ステップ S 2 2 においては、図 9 に示すように、外部配線 1 1 0 を形成する。まず、第 2 のガラス基板 1 0 2 側から、テープの付けられたダイシングソーを用いて切削し、逆 V 字型の溝を形成して溝の内面に第 1 及び第 2 の内部配線 4 0 7, 4 1 4 を露出させる。次に、溝の内面にスパッタリング、蒸着又は化学気相成長法を用いて金属層を成膜し、この金属層をパターンニングして外部配線 1 1 0 を形成する。この後、第 2 のガラス基板 1 0 2 の表面上に外部配線と繋がるようにボール状端子 1 0 8 を形成する。

ステップ S 2 4 においては、ステップ S 2 2 で形成された積層体をスクライブライン、すなわち、各個体撮像素子の境界に沿ってダイシングする。これにより、半導体集積装置が完成する。

以上のように、本実施の形態の半導体集積装置の製造方法によれば、遮光膜 4

18の形成と同一工程で内部配線を形成するため、従来の製造方法と比べて内部配線を形成する工程を省略することができる。このため、製造工程を簡略化することができ、簡易に固体撮像素子パッケージを製造することができる。また、第1及び第2の内部配線407, 414といった具合に、内部配線を2回に分けて形成し、2層構造としているため、外部配線110との接続強度を向上させることができる。

本発明によれば、パッケージ側面に沿って配置された外部配線に内部配線が接続される半導体集積装置において、素子の特性を損なうことなく、製造工程を簡略化することのできる半導体集積装置及びその製造方法を提供することができる。

。

なお、本実施形態においては、固体撮像素子としてフレーム転送型を例示したが、これに限られるものではない。例えば、インターライン型やフレームインターライン型の固体撮像素子を用いた半導体集積装置であっても十分に適用可能である。

請 求 の 範 囲

1. 光を受けて情報電荷を発生する受光部及び前記受光部に蓄積した情報電荷を転送する転送部を半導体基板に有し、前記半導体基板の一辺に沿って配置されるパッド電極を介して電圧が供給される固体撮像素子と、

前記半導体基板に形成され、前記転送部の少なくとも一部を遮光する遮光膜と、

前記遮光膜と同一層に形成され、一端が前記パッド電極に接続されると共に、他端が前記半導体基板の側辺まで延在する第1の配線と、

前記半導体基板の側面を迂回して配置され、前記第1の配線と接続される第2の配線と、

前記固体撮像素子を封止する封止部材と、を備えたことを特徴とする半導体集積装置。

2. 請求項1に記載の半導体集積装置において、

前記第1の配線は、少なくとも2層構造を有し、これら複数層のうち少なくとも1層が前記遮光膜と同一層に形成されることを特徴とする半導体集積装置。

3. 請求項2に記載の半導体集積装置において、

前記第1の配線は、複数層のうち少なくとも1層が前記パッド電極と同一層に形成されることを特徴とする半導体集積装置。

4. 請求項1に記載の半導体集積装置において、

前記第1の配線は、銅が添加されたアルミニウムからなることを特徴とする半導体集積装置。

5. 請求項1に記載の半導体集積装置において、

前記第1の配線は、その膜厚が $2\mu\text{m}$ 以上 $10\mu\text{m}$ 以下であることを特徴とする半導体集積装置。

6. 第1の配線の端部が固体撮像素子の側辺まで延在し、この第1の配線が前記固体撮像素子の側面を迂回して配置される第2の配線と接続される半導体集積装置の製造方法において、

光を受けて情報電荷を発生する受光部及び前記受光部に蓄積された情報電荷を転送する転送部を形成して前記固体撮像素子を半導体基板に形成する第1の工程と、

少なくとも前記転送部を遮光する遮光膜を前記半導体基板上に形成すると共に、前記遮光膜と同一層に前記第1の配線を形成する第2の工程と、

前記第2の配線を形成して前記第1の配線と接続する第3の工程と、を含むことを特徴とする半導体集積装置の製造方法。

7. 請求項6に記載の半導体集積装置の製造方法において、

前記第2の工程は、前記第1の配線を銅が添加されたアルミニウムから形成することを特徴とする半導体集積装置の製造方法。

8. 内部配線の端部が固体撮像素子の側辺まで延在し、この内部配線が前記固体撮像素子の側面を迂回し配置される外部配線と接続される半導体集積装置の製造方法において、

光を受けて情報電荷を発生する受光部及び前記受光部に蓄積された情報電荷を転送する転送部を形成して前記固体撮像素子を半導体基板に形成する第1の工程と、

前記受光部及び前記転送部へ電圧を供給するパッド電極を形成すると共に、前記パッド電極と同一層に第1の内部配線を形成する第2の工程と、

少なくとも前記転送部を遮光する遮光膜を前記半導体基板上に形成すると共に、前記遮光膜と同一層に前記第1の内部配線と重なる前記第2の内部配線を形成する第3の工程と、

外部配線を形成して前記第1の内部配線及び第2の内部配線と接続する第4の工程と、を含むことを特徴とする半導体集積装置の製造方法。

9. 請求項 8 に記載の半導体集積装置の製造方法において、

前記第 2 及び第 3 の工程は、前記第 1 及び第 2 の内部配線を銅が添加されたアルミニウムから形成することを特徴とする半導体集積装置の製造方法。

図 1

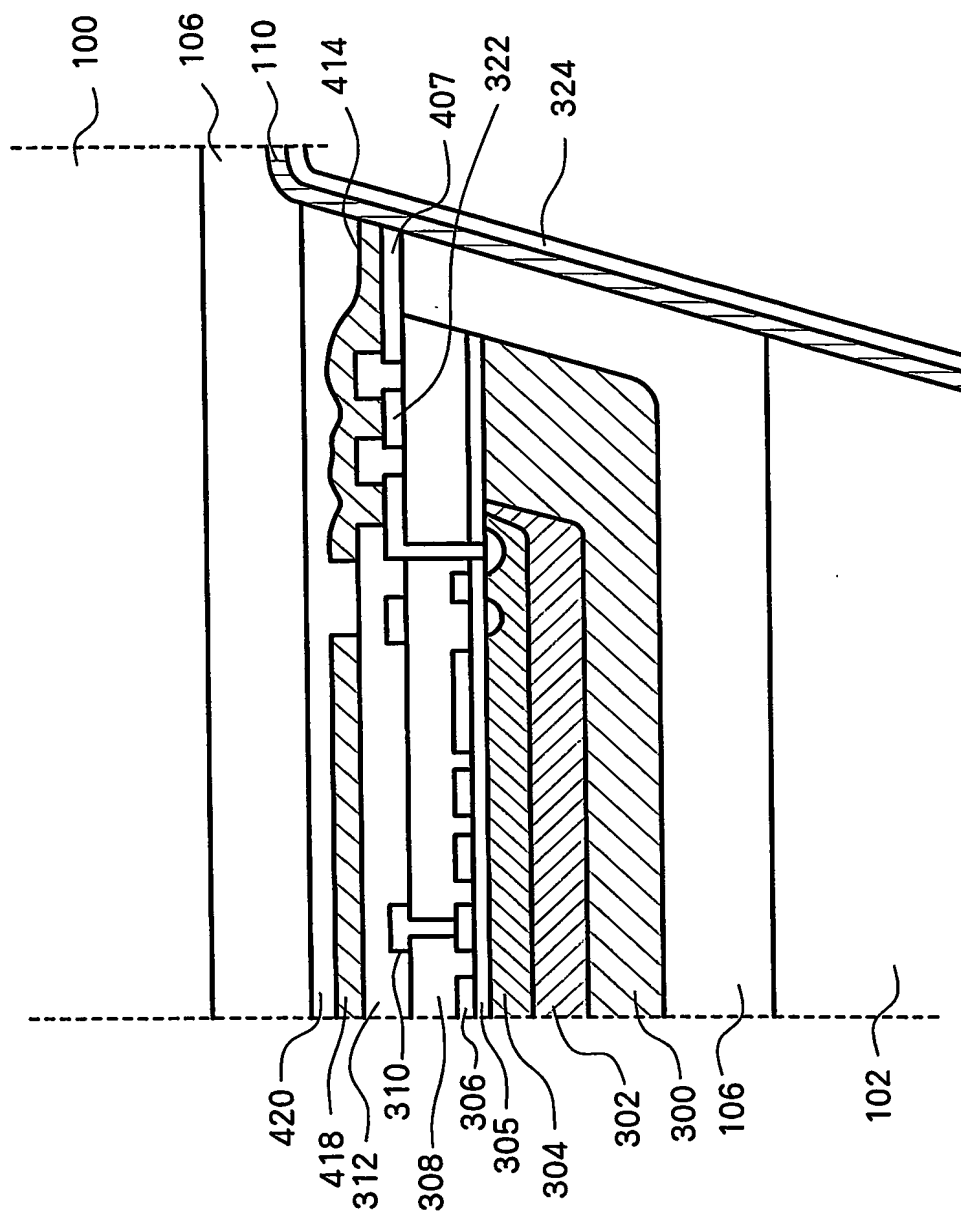


図2A

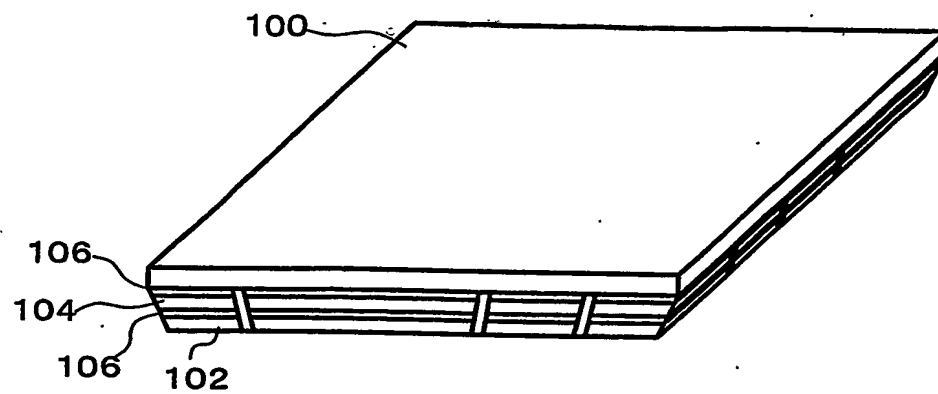


図2B

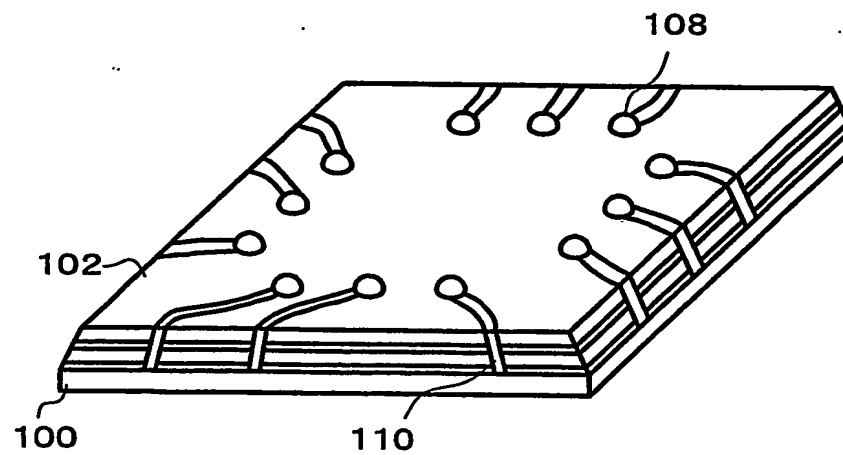


図 3

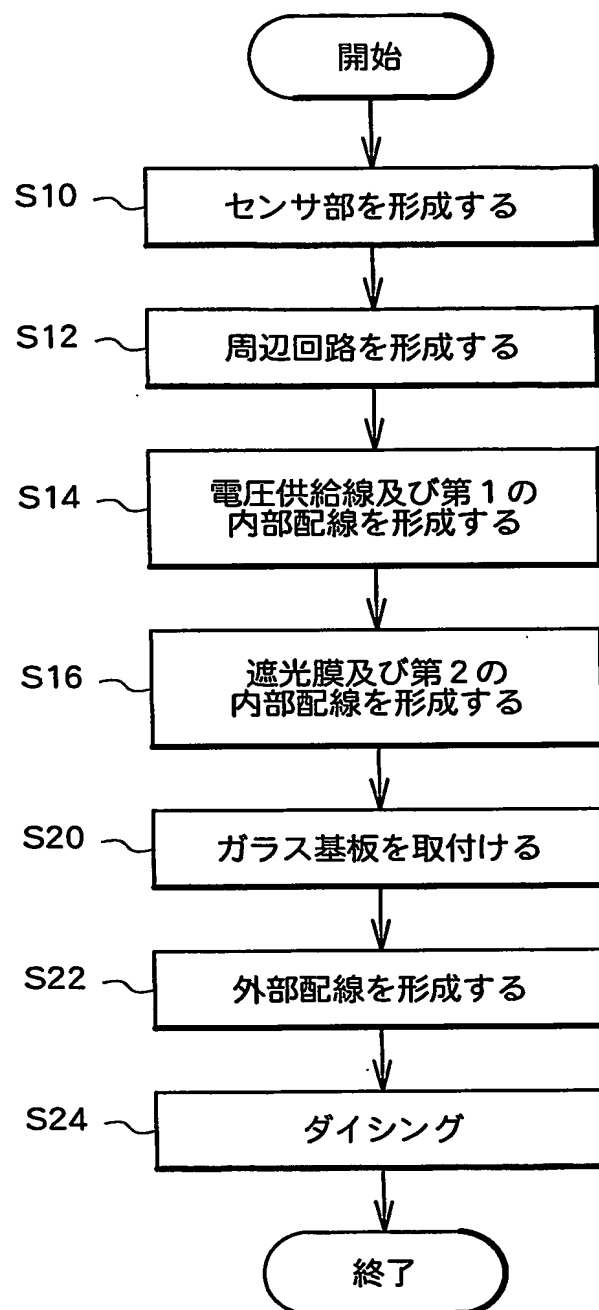


図 4

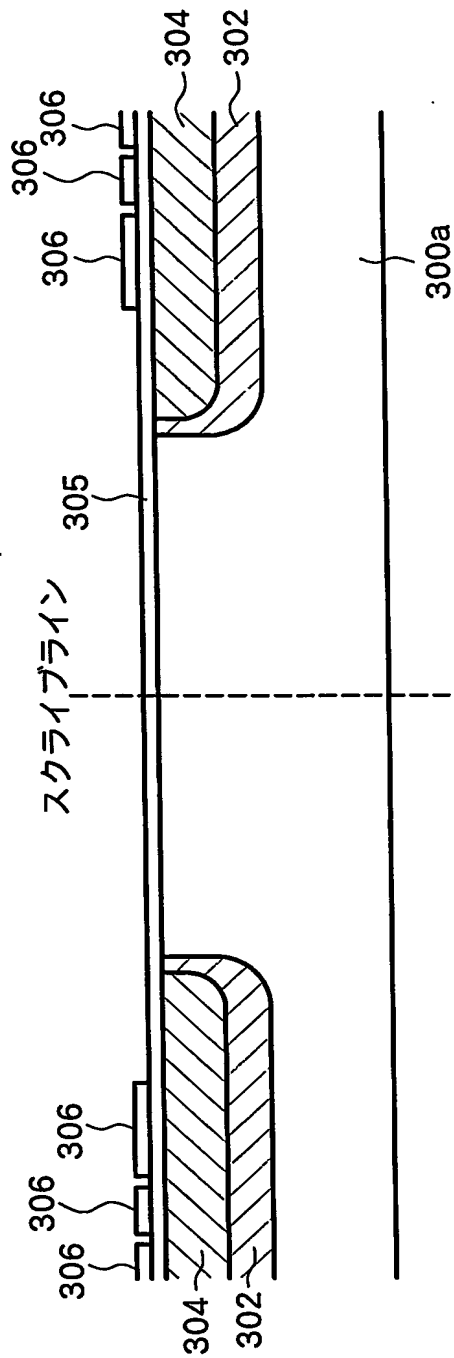


図 5

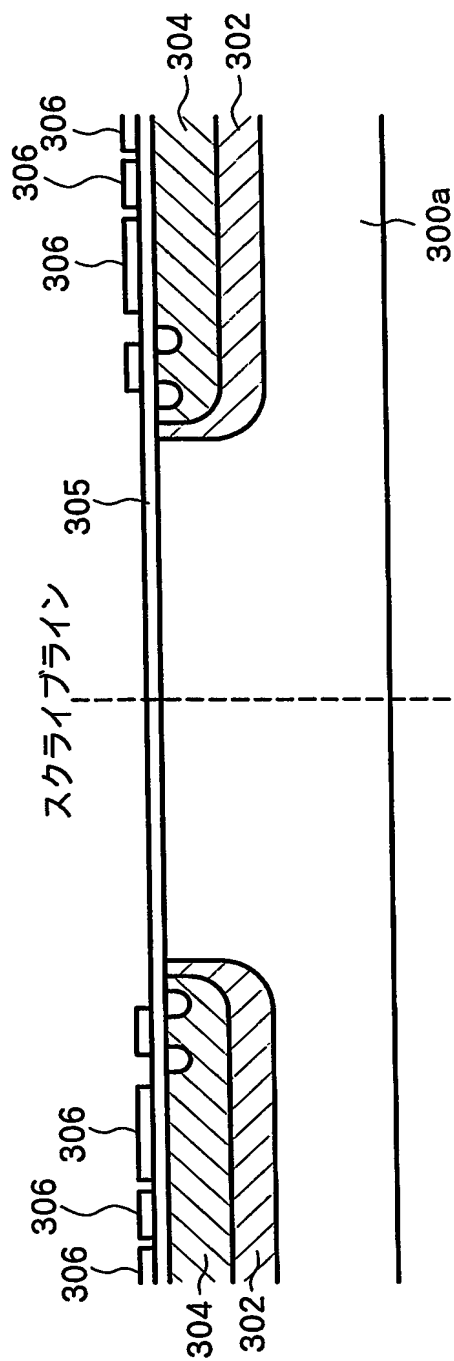


図 6

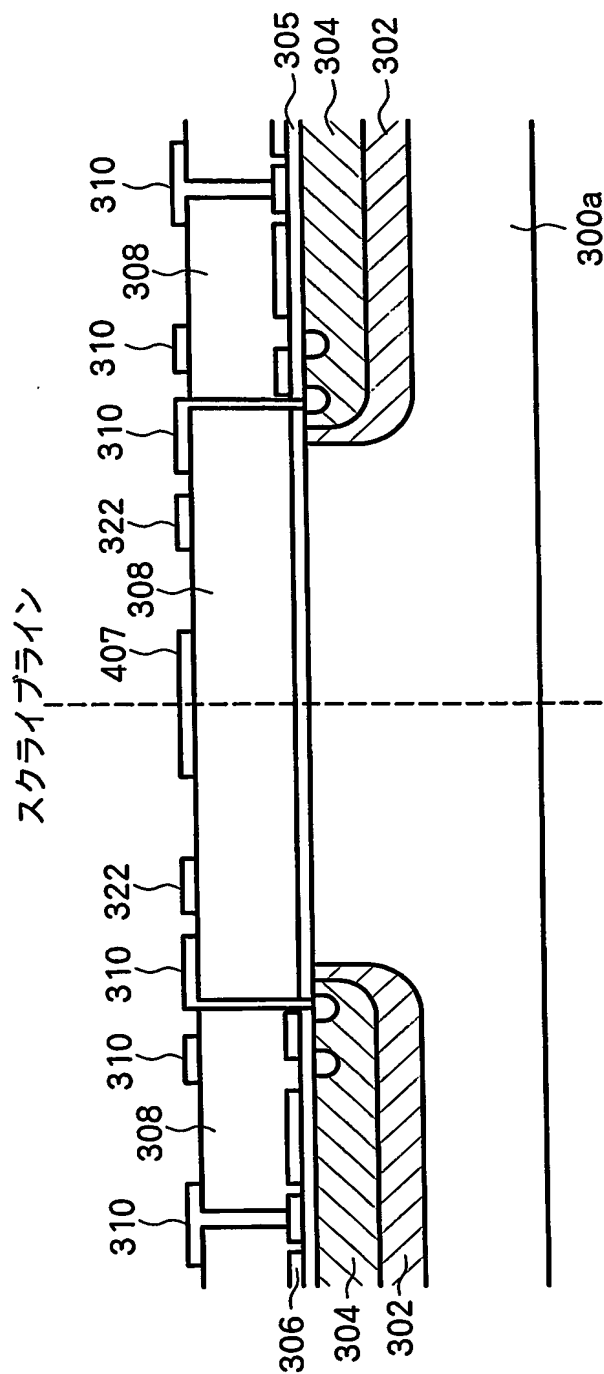


図 7

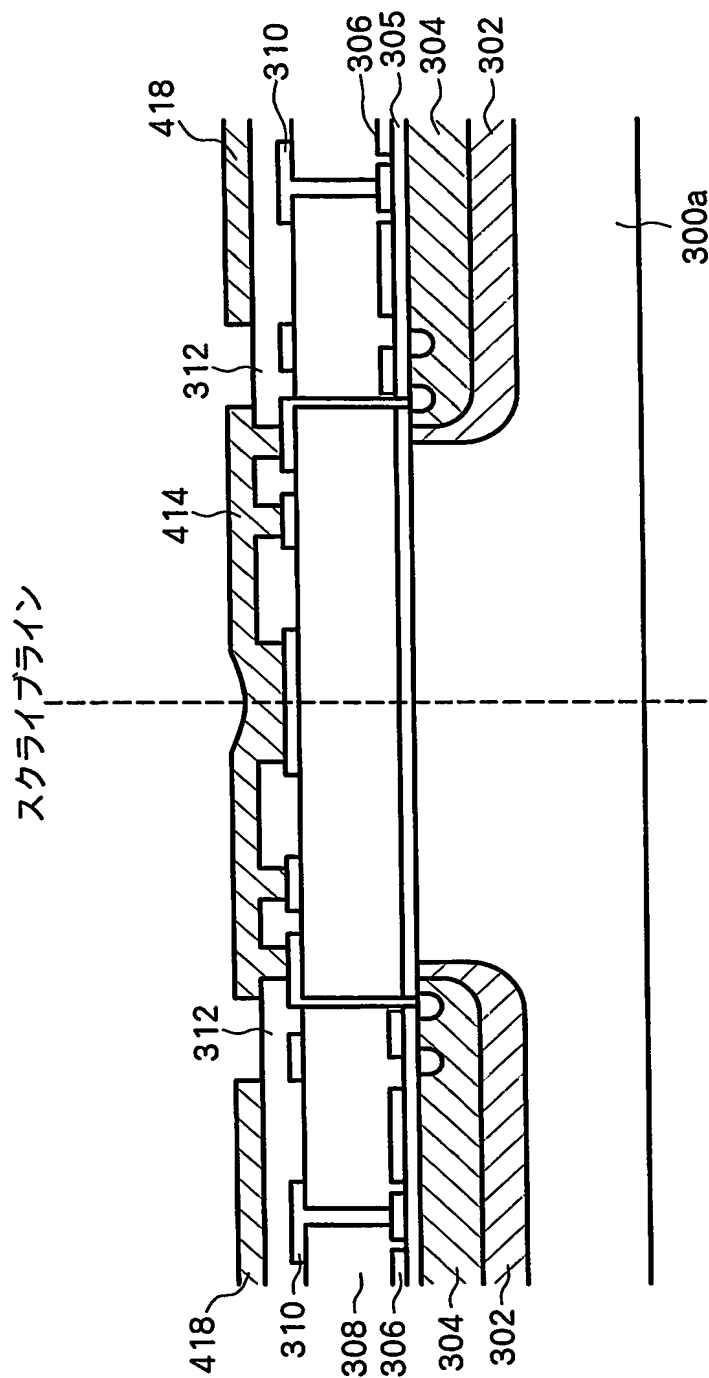


図 8

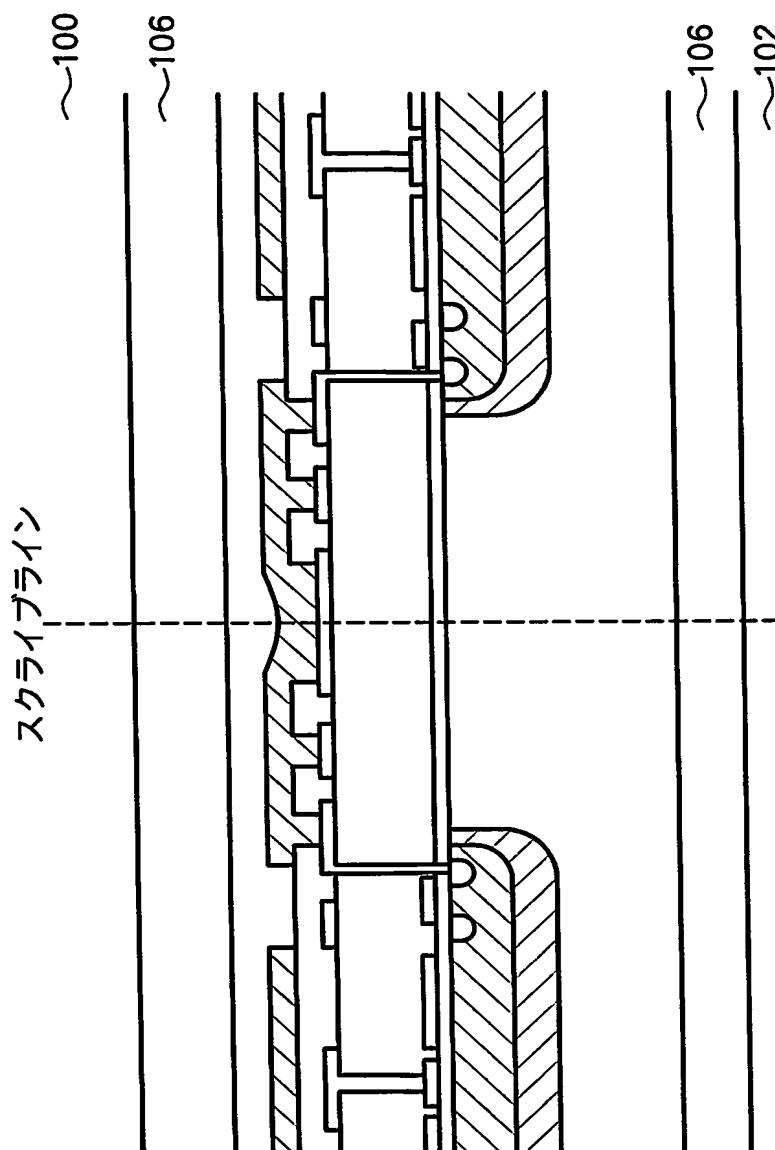


図 9

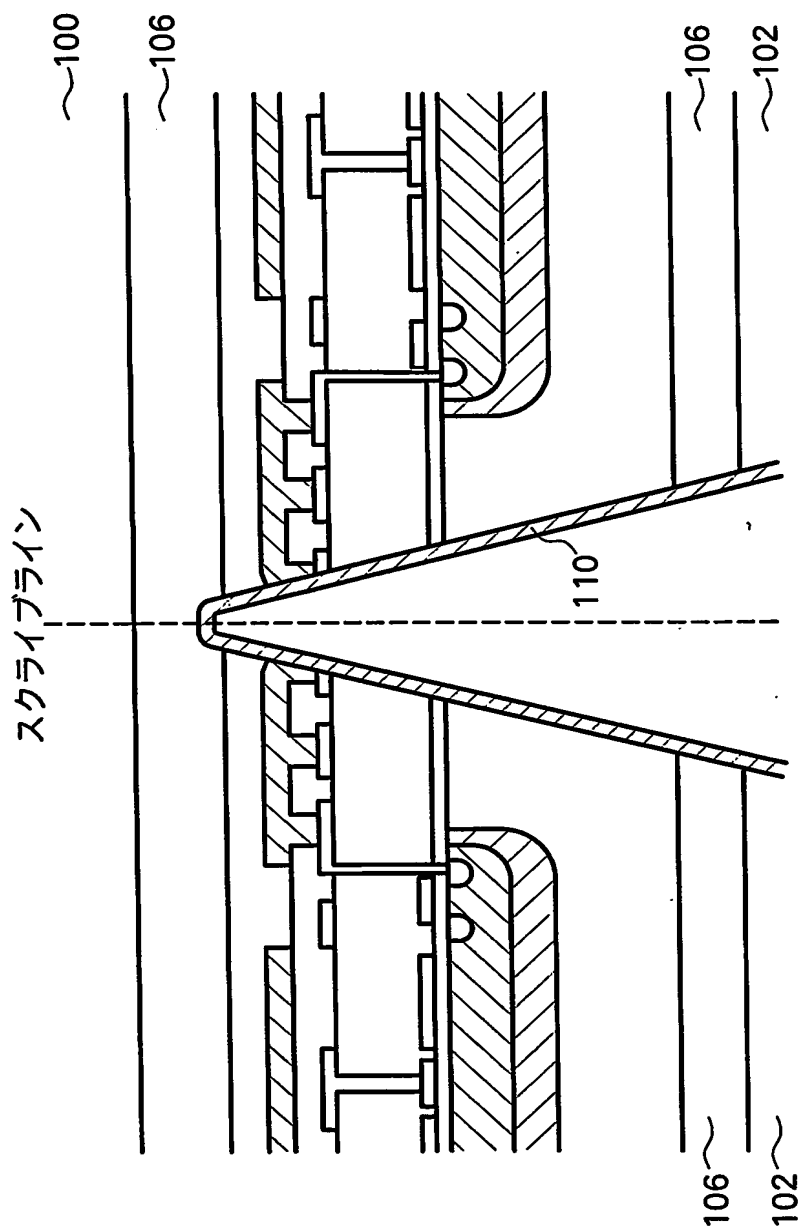


図 10

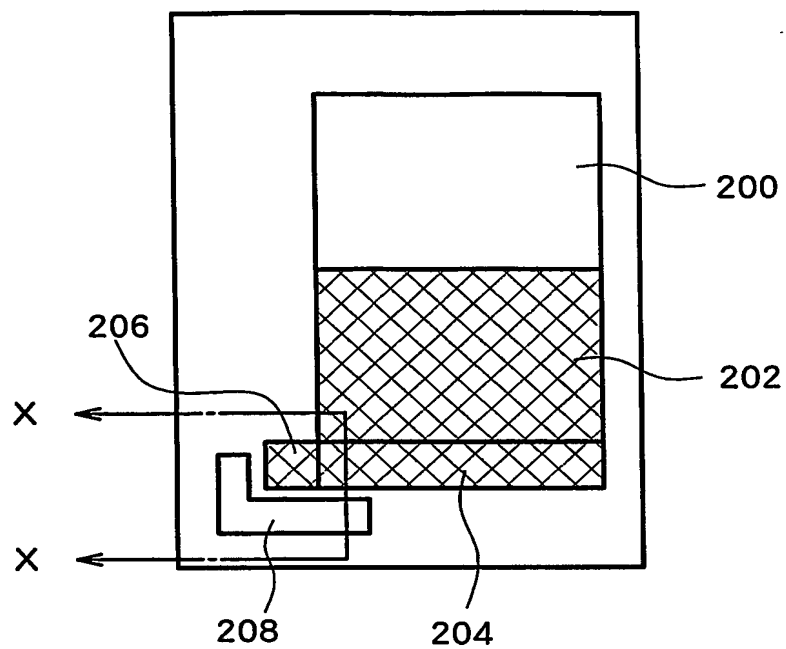


図 11

